

⑨ 日本国特許庁 (P)

⑩ 特許出願公開

公開特許公報 (A)

昭56-42381

⑪ Int. Cl.³
H 01 L 29/93

識別記号
庁内整理番号
7357-5F

⑫ 公開 昭和56年(1981)4月20日

発明の数 1
審査請求 未請求

(全 4 頁)

⑬ 可変容量ダイオード装置

⑭ 特 願 昭54-118605

⑮ 出 願 昭54(1979)9月14日

⑯ 発 明 者 榎沢義男

会津若松市神指町大字黒川字湯
川東6番5号

⑰ 発 明 者 松本好司

会津若松市一箕町大字亀賀字藤

⑱ 発 明 者 花房光
原382番3号
多摩市一の宮238番地55号

⑲ 出 願 人 東光株式会社
東京都大田区東雪谷2丁目1番
17号

⑳ 出 願 人 会津東光株式会社

福島県耶麻郡塩川町大字小所根
字大谷地1番地

明 細 書

1. 発明の名称

可変容量ダイオード装置

2. 発明請求の範囲

- (1) 半導体基盤の一表面にエピタキシャル層が形成されており、エピタキシャル層内には一導電型の拡散層と該一導電型の拡散層より高濃度の反行導電型の拡散層とより多数の超微粒子が混合形成されている可変容量ダイオード構造体において、少くとも一つの超微粒子が混合形成される一導電型の拡散層はエピタキシャル層の厚さ方向に拡散形成された平面状の面構造を有する多数の拡散層から構成されていることを特徴とする可変容量ダイオード装置。
- (2) 全ての超微粒子が混合形成される一導電型の拡散層はエピタキシャル層の厚さ方向に拡散形成された同じ数の多数の拡散層から構成されている特許請求の範囲第1項記載の可変容量ダイオード装置。
3. 発明の詳細な説明

本発明は可変容量特性を有する可変容量ダイオード装置に関する。可変容量ダイオードは、可変容量ダイオードの電圧特性を有する可変容量ダイオード装置に関する。

近時可変容量ダイオードはテレビジョンやAM用受信機の電子チューナに用いられるが、トラッキングエラーの技術問題の解決は満足すべきものではない。例えばAM用受信機の周波数同期回路は第1図(a)に示すようにトリミングコンデンサと可変容量ダイオードV C 1で構成され、周波数同期回路は第1図(b)に示すようにトリミングコンデンサ2、パッドインダクタンスC P、可変容量ダイオードV C 2により構成される。可変容量ダイオードV C 1、V C 2は可変容量特性の一致したものが1組として使われる。しかし可変容量特性が完全に一致していても周期的なトラッキングエラーが生じる。これは、他の周波数ではトラッキングエラーが生じる。そしてトラッキングエラーの特性が周波数ごとに感度差を有する原因となっている。

本発明は同じ半導体基盤に多数の可変容量ダイオード

(1)

(2)

オーブが形成されている場合に、夫々の可変容量ダイオードにより得られる容量-電圧特性を相対的に制御しやすくてあり、さらには夫々の可変容量ダイオードに要求される利得-電圧特性を容易に得られるようにした可変容量ダイオード装置を提供するものであり、特にトランジスタ-の技術問題の解決に好適である。

本発明は半導体素子の一面にエピタキア層が形成されており、エピタキア層には一端電極の拡散層と同一導電型の拡散層より高濃度の反対導電型の拡散層により複数の短路段P-N接合が形成されている可変容量ダイオード装置において、少なくとも一つの短路段P-N接合における一端電極の拡散層はエピタキア層の厚さ方向に傾斜形成された平面的に面積の異なる複数の拡散層から形成されていることを特徴とする。

以下中絶差のAM用受信機の周波数同期回路と増幅器回路に用いられる可変容量ダイオードが形成されている可変容量ダイオード装置を要領例として本発明を説明する。

(1)

図2図ではその構造的断面図が製造時のウェルの開口部の寸法と共に示されている。1から6まで、1'から6'まではエピタキア層8内に形成された導電線が形成の拡散層であり、7,7'はP型の拡散層である。拡散層1から拡散層6まで、拡散層1'から拡散層6'までは小さい数値のものからエピタキア層8の厚さ方向に順次形成されており、夫々N型の拡散層9,10を構成する。拡散層9を構成する複数の拡散層はエピタキア層8の表面から見た時、平面の面積がすべて異なる。第2図には円形開つてある数本の拡散層10を構成する複数の拡散層の平面の面積は正方形の開口部の一辺の長さが示されている。拡散層10を構成する複数の拡散層の平面の面積はすべて等しく、同じ寸法の開口部のウェルを用いて形成される。拡散層7と拡散層9はより一つの短路段P-N接合が形成されており、拡散層7と拡散層10はより別の短路段P-N接合が形成されている。拡散層7と拡散層9により形成される短路段P-N接合は同期発振回路に用いられる可変容量

(1)

層ダイオードV_Bを構成し、拡散層7'と短路段10により形成される短路段P-N接合は同期発振回路に用いられる可変容量ダイオードV_Aを構成する。なおエピタキア層8の下に位置する半導体基板、及び拡散層7,7'と半導体基板に設けられる電極は図示を省略してある。

このように形成された本発明の可変容量ダイオード装置の製造方法を次に説明する。

まず、比較電圧が0.15Ω以下の高濃度の不純物を含むN型の半導体素子の表面に、比較電圧が15Ω前後の同じ導電型のエピタキア層8を、公知の方法で9μmの厚さに成長させる。

エピタキア層8の表面に所定の間隔間隔と同期発振回路に用いる可変容量ダイオードが形成される箇所を定めて、拡散層1,1'を形成するための拡散を行う。この時のウェルの開口部は、第2図に示すように、拡散層1が1辺が870μmの正方形であり、拡散層1'が1辺が970μmの正方形である。1回目の拡散を行い、ウェルを交換してから順次2回目から6回目までの拡散を行うが、

(2)

拡散はすべてイオン注入法により行う。各図で行うイオン注入法のドーピング量、加速電圧、利得率のための熱処理温度及びその時間は、第1表に示す通りである。なお、不純物としては、りん又はひ素を用いる。

第 1 表

拡散回数	ドーピング量	熱処理温度	時間	加速電圧
1回目	2×10 ¹⁶ cm ⁻³	1200℃	500分	200kV
2 "	3×10 ¹⁶ "	1200 "	500 "	150 "
3 "	6×10 ¹⁶ "	1100 "	700 "	150 "
4 "	1×10 ¹⁷ "	1100 "	700 "	150 "
5 "	2×10 ¹⁷ "	1100 "	50 "	100 "
6 "	1×10 ¹⁸ "	1000 "	50 "	100 "

このようにして、拡散層9と拡散層10を構成する複数の拡散層が各図のCとの拡散により形成されてゆき、6回の拡散により完了する。所定の間隔10を構成する複数の拡散層の平面の面積は、拡散層9を構成する複数の拡散層の平面の面積に列し相対的に異なる面積で形成される。第2図では、拡散層10を構成する複数の拡散層の平面の面積

(3)

はすべて同じ同じ寸法の開口部のマスをを用いて形成され、抵抗層9を形成するためのマスの開口部の寸法は各図ごとに記述化された例が示されている。抵抗層9, 10が形成された後、反対導電層の不純物としてホロンを試験層9, 10の平面の前縁よりも広くイオン注入により供給し、或る0.5μm程度の抵抗層7, 7'を同時に形成する。最後に抵抗層7, 7'とエビ9, キン7, 層8が形成されている表面とは反対側の半導体基板の表面に天々電極を形成する。

図3図は、このようにして製造された高周波同調回路に用いられる可変容量ダイオードの構成である。可変容量ダイオードは同調回路に用いられる可変容量ダイオードAと局部発振回路に用いられる可変容量ダイオードBの相対的な容量-電圧特性を示す例である。

図3図において、A1は高周波同調回路に用いられる可変容量ダイオードのものであり、B1は局部発振回路に用いられる可変容量ダイオードのものである。可変容量ダイオードA1が容量-電圧特性A1により上側に位置する電圧V1以下の領域、下側に位置する電圧V1と電圧V2間の領域、再

(1)

プエラ-は1KH, 以下に示すことができた。

本発明は又抵抗層9, 10が天々同じ数の抵抗の抵抗層から構成され、可変容量ダイオードAと可変容量ダイオードBが同時に形成できるようにしてある。可変容量ダイオードAと可変容量ダイオードBのいずれかを形成している時に残りの片方が形成される部分をマサで扱う必要はない。可変容量ダイオードAに上り得られる容量-電圧特性を基準として、可変容量ダイオードBに上り得られる容量-電圧特性を所望のものにするために抵抗層9を構成する抵抗の抵抗層のP-スエヤ加減電圧あるいは抵抗層10を構成する抵抗の抵抗層と比較して見ならせる必要もなく、単に電圧の抵抗層の平面の面積が異なるだけである。同じ半導体基板に同じ抵抗層で同時に形成される可変容量ダイオードの相対的な容量-電圧特性が調節しやすいことは明らかである。同じ構成であれば容量-電圧特性を一致させやすい。又見ならせる場合にも調節が可能である。従来は同じ半導体基板上に形成された容量-電圧

(8)

の上側に位置する電圧V2と電圧V3間の領域、所以下側に位置する電圧V3以上の領域が存在する。容量-電圧特性A1を基準として可変容量ダイオードB1の相対的な関係をこのように記述化して表せるのは、抵抗層9を構成する抵抗の抵抗層の平面の面積が見ることによる。

かくのごとく本発明の可変容量ダイオードは電圧、高周波同調回路に用いられる可変容量ダイオードAの超領域PN接合におけるN側の抵抗層10を構成する抵抗の抵抗層の平面の面積は変化させず、局部発振回路に用いられる可変容量ダイオードBの超領域PN接合におけるN側の抵抗層9を構成する抵抗の抵抗層の平面の面積を変化させるようにしてある。従つてあらかじめトラッププエラ-を生じないようにするための高周波同調回路と局部発振回路に用いられる可変容量ダイオードの容量-電圧特性を調へておけば、図3図のように片方の容量-電圧特性が相対的に定数であつても容易に実現できる。

(9)

本発明では、余剰の中心部にあたりトラップ

特性が一致した数の可変容量ダイオードを用いていたから、トラッププエラ-を広い周波数範囲で小さくすることは不可能であつた。見なつた容量-電圧特性を有する可変容量ダイオードを同じ半導体基板上に同時に形成する本発明の可変容量ダイオードは図3図より、広い周波数範囲でトラッププエラ-を小さくすることがはじめで可能になつた。

本発明は実施例に限定されることなく広い応用範囲を有する。抵抗の抵抗層を必要に応じて多くしさらに微細な調節も行えるし又逆に少くすることもできる。高周波同調回路と局部発振回路の同調定数によつても、抵抗の抵抗層の数や抵抗の平面の面積は異なる。実施例では局部発振回路の可変容量ダイオードの抵抗層9を構成する抵抗の抵抗層の平面の面積を変化させてあるが、高周波同調回路の可変容量ダイオードの抵抗層10について同じ手法を用いてもよい。又P層の導電率の抵抗層を平面の面積の異なる数の抵抗層で構成することも可能である。

00

数値9を構成する数値組、1', 2', ..., 6';
 数値10を構成する数値組、7, 7', P
 の数値組、B: エレキソーム組、A:
 両端部回路に用いる可変容量ダイオード、
 B: 両端部回路に用いる可変容量ダイオード

特許代理人
 東京株式会社
 4/50

さらに本発明はトラッキングエラーを解決する目的ばかりでなく、相対的抵抗値に非線形電圧特性を設けさせた複数の可変容量ダイオードを含む回路として用いることが出来る。このような場合には、天々の可変容量ダイオードの構成は複数の抵抗値の平面の面積だけでなく、その他の部分も異ならせなくても同時に形成されるような構成になつてゐる必要はない。

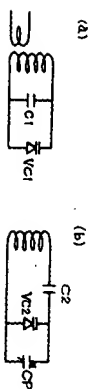
さらに第3図のトラッキングエラーを小さくするための容許電圧特性は一例を示したにすぎず、本発明の回路と所望特性の回路の同定数によつては種々の相対的な容許電圧特性が存在する。

4. 図面の簡単な説明

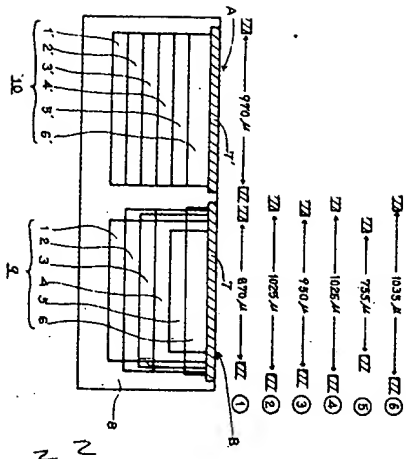
図1図(a), (b)は本発明の両端部回路と両端部回路で可変容量ダイオードが用いられる部分の回路図であり、第2図は本発明の可変容量ダイオード回路の素子列を示す回路の断面図であり、第3図は本発明の可変容量ダイオード回路の容許電圧特性を示す図である。

9, 10: N型の抵抗値、1, 2, ..., 6: 抵抗値

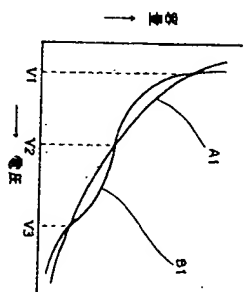
第1図



第2図



第3図



PAT-NO: JP356042381A

DOCUMENT-IDENTIFIER: JP 56042381 A

TITLE: VARIABLE CAPACITY DIODE DEVICE

PUBN-DATE: April 20, 1981

INVENTOR-INFORMATION:

NAME

ENOSAWA, YOSHIO

MATSUMOTO, KOJI

HANABUSA, MITSURU

ASSIGNEE-INFORMATION:

NAME

TOKO INC

AIZU TOKO KK

COUNTRY

N/A

N/A

APPL-NO: JP54118605

APPL-DATE: September 14, 1979

INT-CL (IPC): H01L029/93

US-CL-CURRENT: 257/596, 257/597 , 257/E21.033 , 257/E29.344

ABSTRACT:

PURPOSE: To obtain easily desired capacity vs. voltage characteristics of the variable capacity diode device by forming at least one diffused layer of higher abrupt P-N junction forming the diode of a plurality of diffused layers having different areas in plane sequentially formed in thicknesswise direction of an epitaxial layer.

CONSTITUTION: An N type layer 8 is epitaxially grown on an n<SP>+</SP> type semiconductor substrate, an N type impurity is diffused to forming a variable capacity diode used for a high frequency tuning circuit and a local oscillating circuit, and N type regions 10, 9 are formed. The regions 10, 9 are formed of

respective layers $1 \sim 6$ and $1' \sim 6'$ while varying the dose to 2×10^{11} <SP> $\sim 1.4 \times 10^{14}$ </SP> pieces/cm<SP> $2 < /$ SP> at every

layer to form super abrupt P-N junction. At this time the regions 10 used for the high frequency tuning circuit are formed to have same area in the respective diffused layers. The regions 9 for the local oscillating circuit are altered in size of the opening of the mask to $870 \sim 1,035 \mu\text{m}$ at every

diffusion, and there is formed a difference in the plane areas of the respective layers $1 \sim 6$. Thereafter, p<SP>+</SP> type regions 7, 7' are diffused on the uppermost layers 6, 6' respectively.

COPYRIGHT: (C)1981, JPO&Japio